



Projet Cherenkov Lab

- Objectifs scientifiques du projet : développer une chaîne de mesure « Cherenkov » incluant une électronique frontale compacte et flexible pour les applications de physique des hautes énergies et de la santé



La particule incidente qui traverse le radiateur interagit avec le matériaux, produisant de la lumière alors détectée par un photo-detecteur

Particularité : la lumière Cherenkov est émise instantanément durant le parcours de la particule

Avantages principaux : taux de comptage élevé, à fort champ magnétique, niveau de radiation élevé

- Contexte projet : projet transverse IN2P3 lancé fin 2016, financé pour 3 ans, porteur projet V.Puill,
- Collaboration : LAL, CSNSM, IPNO, LPCC , LMA



Projet Cherenkov Lab

- Mission/Objectifs techniques du SERDI :

- Développement d'un ASIC multi-voies assurant une mesure haute résolution :
 - en temps (30 ps rms) → collaboration avec le LPC Caen
 - en énergie (du photon électron unique à 2500 pe)

- Développement d'une carte électronique pour l'intégration de l'ASIC, de la partie de conversion AN, et de la gestion du transfert des données

- Implication en ressource du SERDI :

- O.Lemaire : 30% ; Ph.Vallerand : 30% ; CAO + câblage



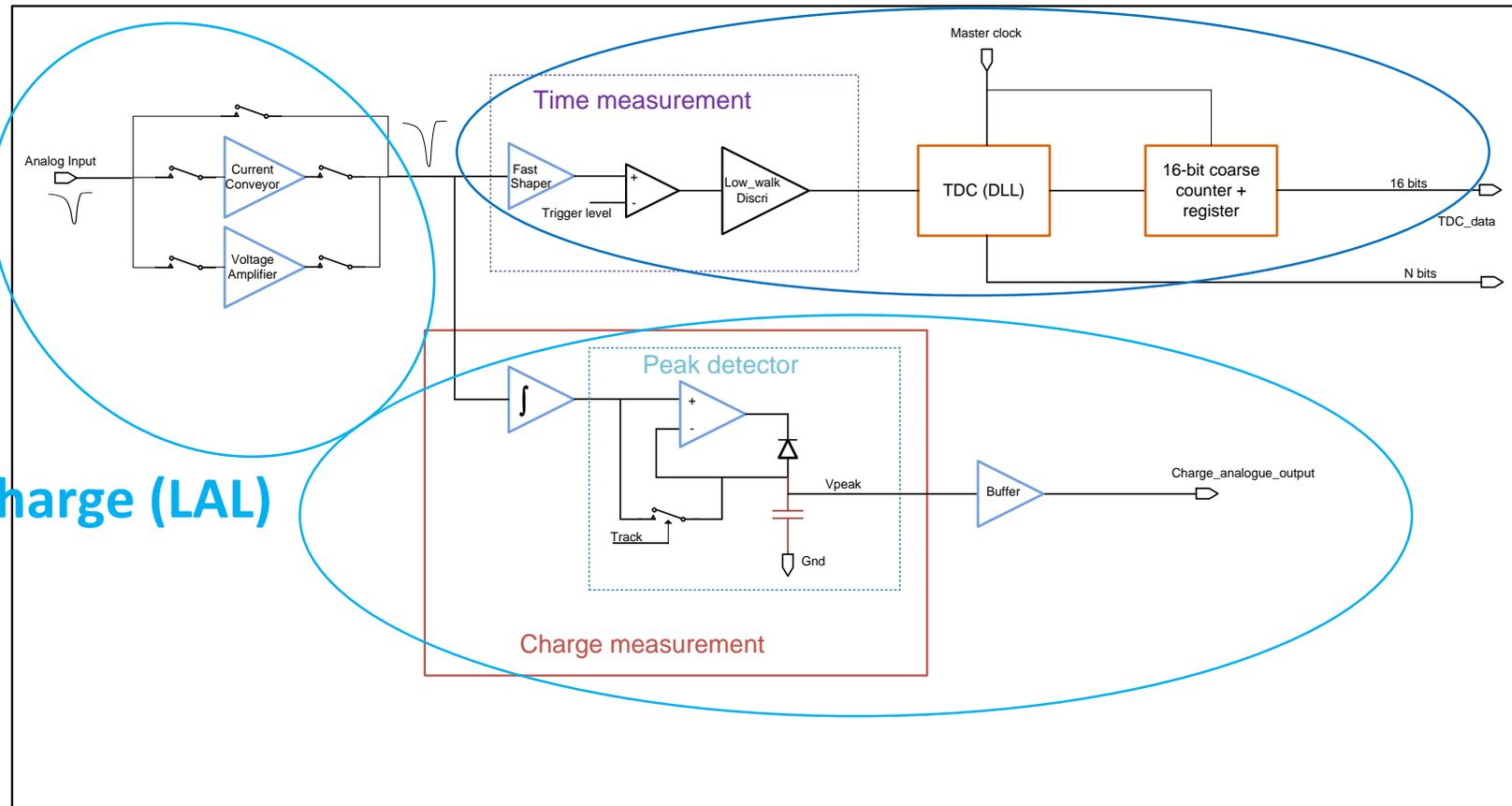


Projet Cherenkov Lab

- Architecture prévue de l'ASIC en technologie AMS CMOS 180nm:

« Front-end Chip for PM » Block Diagram

mesure de temps (LPPC)



mesure de charge (LAL)

conversion AN
externe au chip



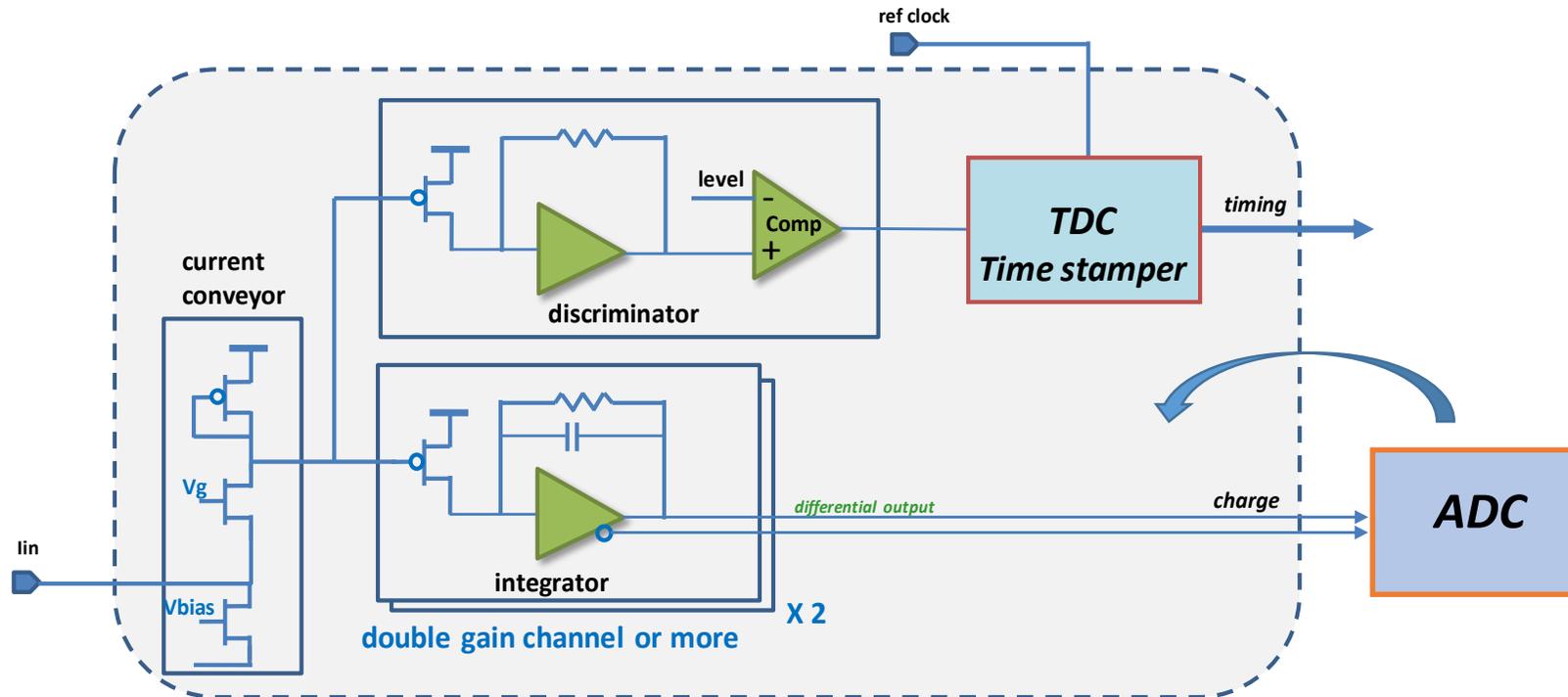
Projet Cherenkov Lab

- Status:
- Soumission de la partie TDC + discriminateur « low-walk » fin 2017 dans l' ASIC « TEPIC » fondu en technologie AMS 0.18 μ m :
 - résolution mesurée de 25ps et walk >260ps pour une dynamique de 320
- Partie « front-end » comportant : préamplificateur de tension, intégrateur et détecteur d'amplitude quasi finalisée. RUN AMS 0.18 μ m manqué de peu fin 2017.
- Début 2018, mauvaise nouvelle concernant la pérennité de la technologie AMS 0.18 μ m :
 - décision de migrer vers la technologie TSMC 0.13 μ m qui est actuellement la techno qui fédère le plus la communauté IN2P3 (projet BB130, projet DiamAsic, projet LoJic130...)
- Partie « TDC » sans le discri low-walk, en cours de migration , TDC factorisé pour les projets Cherenkov lab et Diamasic : soumission fin Nov 2018 par le LPC Caen
- Partie « front end » en charge du LAL, en cours de migration, difficultés liées à la tension d'alimentation qui passe de 1.8V à 1.2V donc la structure des étages analogiques d'entrée est à adapter. RUN visé pour mi 2019
- Architecture du chip en cours de mise à jour...



Projet Cherenkov Lab

- Evolution de l'architecture de ASIC en technologie TSMC CMOS 130nm :



- **Discri low-walk** : compensation off-line du walk?

- Transposition du bloc 180 en 130 compliquée, impossible?

- **Conversion AN rapide** : externe ou intégré

- factorisation possible d'un bloc ADC 40MS/s développé par le LPC



mesure de "peak detect" possible par traitement numérique du signal

Merci pour votre attention

Questions



Back up

Spécifications principales

Gamme et résolution de mesure :

- mesure de charge de 1 pe à 2500 pe
- mesure de temps avec une résolution de 25ps rms au photo-électron
- taux de comptage allant de quelques centaines de kHz au 1 MHz max

Nature des signaux à traiter :

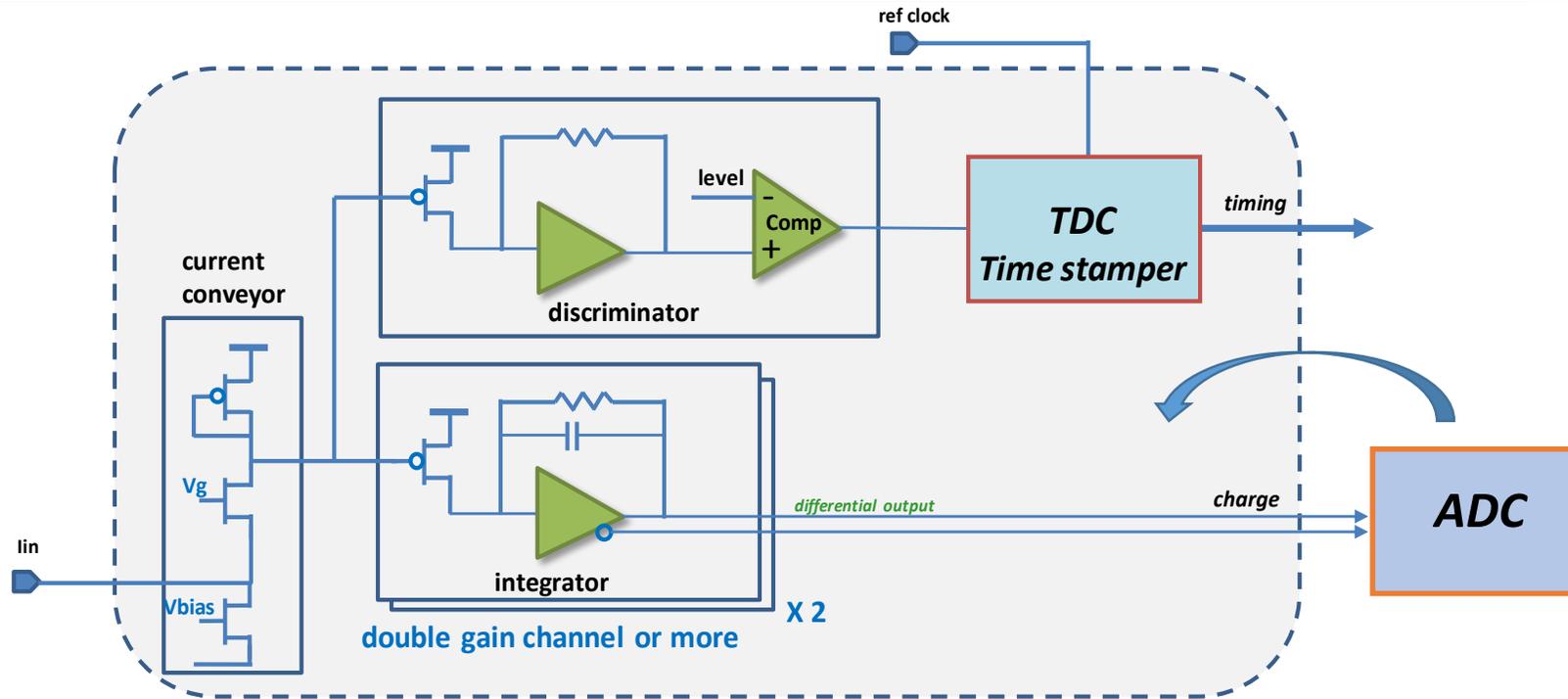
- bipolaire issus de PMT ou de SiPM
- temps de montée du signal : > 2 ns
- temps de descente : > 5 ns
- distance temporelle entre 2 impulsions : 25 ns min (fréquence LHC)

Fonctionnalités :

- polariser la tension d'entrée par DAC pour réglage de gain des SiPM's
- intégrer un filtre de coïncidence pour traiter le bruit d'obscurité

Projet "chip Cherenkov Lab"

Nouvelle Architecture



- **Discri low-walk** : compensation off-line du walk?

- Transposition du bloc 180 en 130 compliquée, impossible?

- **Conversion AN rapide** : externe ou intégré

- factorisation possible d'un bloc ADC 40MS/s développé par le lpc

mesure de "peak detect" possible

par traitement numérique du signal

Projet "chip Cherenkov Lab"

Nouvelle Architecture : canal double gain

	gamme en Coulomb		σ
	min	max	
gain 1	3,00E-14	2,00E-11	1,30E-14
gain 2	3,00E-12	8,00E-10	5,00E-13

gamme en pe			σ
	min	max	
1	1	250	0,16
40	40	10000	6

si gain PM = $5 \cdot 10^5$

si $t_{\text{pulse}} = 10\text{ns}$

	ipeak(qmin)	ipeak(qmax)
gain 1	6,00E-06	4,00E-03
gain 2	6,00E-04	1,60E-01

**impossible d'absorber
autant de courant !!**

- 1/ baisser le gain du PM**
- 2/ dévoyer une partie du courant**

Conclusions

- 
- Nouvelle technologie TSMC130nm pour ce chip
 - ++ : intégration accrue du « digital », tech répandue au sein de la communauté IN2P3 (BB130), reuse de blocs disponibles...
 - -- : alimentation en 1.2V donc peu de gamme dynamique en tension
 - Mise à jour de l'architecture en cours :
 - Factorisation du TDC avec le projet Diamasic
 - Post traitement à privilégier au maximum : compensation de walk, mesure du peak de l'impulsion... ADC intégré ??